



PN - JP7334532 A 19951222
 PD - 1995-12-22
 PR - JP19940122578 19940603
 OPD - 1994-06-03
 TI - WIRING CAPACITANCE VALUE EXTRACTION DEVICE
 IN - NAKAI AKIRA
 PA - MITSUBISHI DENKI SEMICONDUCTOR; MITSUBISHI ELECTRIC CORP
 IC - G06F17/50

2 WPI - DERWENT

TI - Wiring capacitance value extraction device in circuit setting clock - deletes wiring capacitance data existing in inner side of selected macro-cell from wiring capacitance value file

PR - JP19940122578 19940603

PN - JP7334532 A 19951222 DW199609 G06F17/50 004pp

PA - (MITS-N) MITSUBISHI DENKI SEMICONDUCTOR SOFTWARE
 - (MITQ) MITSUBISHI ELECTRIC CORP

IC - G06F17/50

AB - J07334532 The extraction device extracts a wiring capacitance value file (13) based on the wiring capacitance extracted from connection information creation part (6) and layout data (5). A selection part (11) selects a macro-cell from a number of macro-cell which make a circuit (1) primitive.

- The wiring capacitance data from inner macro-cell is extracted by deleting the wiring capacitance data of exterior macro-cell. The wiring capacitance data existing in the inner side of the selected macro-cell is deleted from the wiring capacitance value file.
- ADVANTAGE - Creates wiring capacitance value file correctly and quickly.
- (Dwg.1/7)

OPD - 1994-06-03

AN - 1996-083360 [09]

3 PAJ / JPO

PN - JP7334532 A 19951222

PD - 1995-12-22

AP - JP19940122578 19940603

IN - NAKAI AKIRA

PA - MITSUBISHI DENKI SEMICONDUCTOR SOFTWARE KK; others: 01

TI - WIRING CAPACITANCE VALUE EXTRACTION DEVICE

AB - PURPOSE: To provide a wiring capacitance value extraction device which can arbitrarily select whether a microcell in a circuit is set to be one primitive or not and which can precisely, speedily and automatically generate a wiring capacitance value corresponding to the selected result.

- CONSTITUTION: A means 11 selecting the microcell becoming one primitive from the plural microcells constituting the circuit, a means extracting wiring capacitance data in the microcell by eliminating wiring capacitance data outside the microcell, a means comparing wiring capacitance data in the extracted microcell with a wiring capacitance value file 9 corresponding to the whole circuit and a means eliminating matched wiring capacitance data from the wiring capacitance value file 9 as the result of the comparison are provided.

I - G06F17/50

19.10.2004 12:43:21

(19)日本国特許庁(J P)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平7-334532

(43)公開日 平成7年(1995)12月22日

(51)Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

G 0 6 F 17/50

0834-5H

G 0 6 F 15/ 60

3 6 0 A

審査請求 未請求 請求項の数2 O L (全 4 頁)

(21)出願番号 特願平6-122578

(22)出願日 平成6年(1994)6月3日

(71)出願人 391024515

三菱電機セミコンダクタソフトウェア株式
会社

兵庫県伊丹市中央3丁目1番17号

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 中井 亮

伊丹市中央3丁目1番17号 三菱電機セミ
コンダクタソフトウェア株式会社内

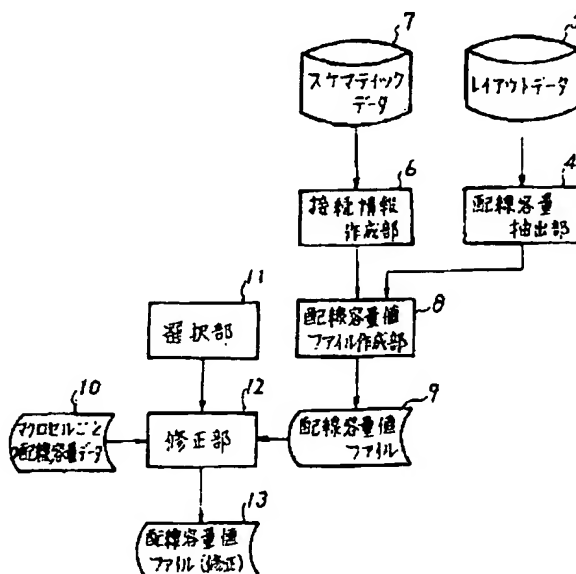
(74)代理人 弁理士 高田 守

(54)【発明の名称】 配線容量値抽出装置

(57)【要約】

【目的】 回路内のマクロセルを1プリミティブにするか否かを任意に選択でき、その選択結果に応じた配線容量値ファイルを正確かつ迅速に自動作成する配線容量値抽出装置を得る。

【構成】 回路を構成している複数のマクロセルから1プリミティブにするマクロセルを選択する手段、選択されたマクロセルの配線容量データから、該マクロセルの外部の配線容量データを削除することによって該マクロセルの内部の配線容量データを抽出する手段、抽出された該マクロセルの内部の配線容量データと回路全体に対応する配線容量値ファイルとを比較する手段、およびこの比較の結果、一致する配線容量データを上記配線容量値ファイルから削除する手段を備えている。



1

【特許請求の範囲】

【請求項1】 内部に一連の素子の接続関係を持ち特定の機能を実行するマクロセルを複数備えた回路に対して、回路図データから作成された接続情報およびレイアウトデータから抽出された配線容量をもとに、上記回路全体に対応する配線容量値ファイルを抽出する配線容量値抽出装置において、

上記複数のマクロセルから、1プリミティブにする（内部の接続関係を意識せず上記特定の機能にのみ着目することをいう）マクロセルを選択する手段、および、上記選択されたマクロセルの内部に存在する配線容量データを、上記配線容量値ファイルから削除する手段を備えたことを特徴とする配線容量値抽出装置。

【請求項2】 マクロセルごとの配線容量データを保持し、選択されたマクロセルの配線容量データから、該マクロセルの外部との接続において存在する配線容量データを削除することによって該マクロセルの内部に存在する配線容量データを抽出する手段、抽出された該マクロセルの内部に存在する配線容量データと配線容量値ファイルとを比較する手段、および上記比較により一致するデータを上記配線容量値ファイルから削除する手段を備え、配線容量値ファイルから該マクロセルの内部に存在する配線容量データを削除することを特徴とする請求項1記載の配線容量値抽出装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、回路設計時等に用いられる配線容量値ファイルを作成する配線容量値抽出装置に関し、特に、特定のマクロセルを1プリミティブにした場合の配線容量値ファイルを生成するものである。

【0002】

【従来の技術】 図6は集積回路図例の一部であり、図において1は標準ロジック、2はRAM等のメモリセル、3は標準ロジック1とメモリセル2を内部にもつマクロセルのシンボルである。また、図7は従来の配線容量値抽出装置の機能ブロック図である。図において、4はレイアウトデータ5から配線容量を抽出する配線容量抽出部である。また、6はスキマティックデータ7から接続情報を作成する接続情報作成部である。8は、接続情報作成部6で作成された接続情報と配線容量抽出部4で抽出された配線容量とを入力して階層展開および配線容量合わせ込みを行い、回路全体の配線容量値ファイル9を生成する配線容量値ファイル作成部である。また、10は予め保持しているマクロセルごとの配線容量データである。

【0003】 このような従来の配線容量値抽出装置において作成された回路全体の配線容量値ファイル9は、マクロセルの内部にまで展開しているので、シミュレーションを行う際には、マクロセルの内部に存在するすべての配線容量データが考慮されることになる。したがっ

2

て、シミュレーションの内容によっては、特定のマクロセルを1プリミティブにした（1プリミティブにすると、内部の接続関係を意識せず特定の機能にのみ着目することをいう）方が、より良い結果が得られる場合がある。また、上記配線容量値ファイル9を複数の異なるCADシステムで使用する場合、マクロセルの内部にまで展開した配線容量値ファイル9のままでは使用できない場合があり、特定のマクロセルを1プリミティブにする必要がある。その場合、該マクロセルの配線容量データ10のうち内部の階層部分のデータを、回路全体の配線容量値ファイル9から見つけ出し、手作業で削除する。それによって、該マクロセルの外部の配線容量データ（該マクロセルと外部のロジックとの接続において存在する配線容量データ）、1プリミティブにしないマクロセルの配線容量データ、および外部の標準ロジックの配線容量データを含んだ配線容量値ファイルに修正する。

【0004】

【発明が解決しようとする課題】 上記のような従来の配線容量値抽出装置では、シミュレーションの内容によって特定のマクロセルを1プリミティブにしたり、複数の異なるCADシステムで使用可能な配線容量値ファイルを作成するためには、その都度、1プリミティブにするマクロセルの内部の配線容量データを回路全体の複雑かつ膨大な配線容量値ファイルから手作業で削除することが必要で、その作業を誤って正確な配線容量値が得られなかったり、その作業に時間がかかる等の問題点があった。

【0005】 この発明は、上述のような課題を解決するためになされたもので、第1の目的は、回路内のマクロセルを1プリミティブにするか否かをそれぞれのマクロセルで任意に選択でき、その選択結果に応じた配線容量値ファイルを自動的に作成する配線容量値抽出装置を得るものである。

【0006】 また、第2の目的は、正確かつ迅速に配線容量値ファイルを作成できる配線容量値抽出装置を得るものである。

【0007】

【課題を解決するための手段】 この発明に係る配線容量値抽出装置においては、回路を構成している複数のマクロセルから1プリミティブにするマクロセルを選択する手段、および、選択されたマクロセルの内部の配線容量データを、回路全体の配線容量値ファイルから削除する手段を備えたものである。

【0008】 また、マクロセルごとの配線容量データを保持し、選択されたマクロセルの配線容量データから、該マクロセルの外部との接続において存在する配線容量データを削除することによって該マクロセルの内部に存在する配線容量データを抽出する手段、抽出された該マクロセルの内部に存在する配線容量データと配線容量値ファイルとを比較する手段、および上記比較により一致

するデータを上記配線容量値ファイルから削除する手段を備えたものである。

【0009】

【作用】上記のように構成された配線容量値抽出装置においては、選択された1プリミティブにするマクロセルの内部の配線容量データが、回路全体の配線容量値ファイルから自動的に削除される。

【0010】また、選択されたマクロセルの配線容量データのうち該マクロセルの内部のみの配線容量データと配線容量値ファイルとを比較し、一致したものを配線容量値ファイルから削除する。

【0011】

【実施例】

実施例1. 図1はこの発明の一実施例である配線容量値抽出装置を示す機能ブロック図で、図中、4~10は従来装置のものと同一または相当部分である。11は各マクロセルに対して1プリミティブにするか否かを選択する選択部、12は1プリミティブにするマクロセルの内部の配線容量データを回路全体の配線容量値ファイル9から削除して、配線容量値ファイル(修正)13を生成する修正部である。

【0012】このように構成された配線容量値抽出装置において、あるマクロセルを1プリミティブにする場合の配線容量値ファイル作成の動作について説明する。まず、選択部11において、各マクロセルに対して1プリミティブにするか否かを選択する。1プリミティブにしないマクロセルに対しては、予め保持している配線容量データの修正は行わない。1プリミティブにするマクロセルに対して、その内部の配線容量データを回路全体の配線容量値ファイル9から削除する。この削除の動作については、図2~図5を用いて説明する。図2はすべてのマクロセルが1プリミティブにしていない場合の回路全体の配線容量値ファイル9を示す図で、すべてのマクロセルの下の階層まで展開された配線容量値が格納されている。例えば、"I₁-I₄-Y"はI₁で示されるマクロセルの内部にI₄で示されるマクロセル(マクロセルAとする)が存在する階層を表し、I₁-I₄-Y("Y"はI₄で示されるマクロセルAから外部のロジックへの接続を示している)の接続には、0.7132(PF)の配線容量が存在することを示している。また、"I₁-I₄-I₀-I₁-Y"では、I₄で示されるマクロセルAの内部にI₀で示されるマクロセルが、またその内部にI₁で示されるマクロセルが存在することを示している。また、図3はI₄で示されるマクロセルAの配線容量データ10を示す図である。

【0013】例えば、マクロセルAを1プリミティブにすると選択された場合、まず、図3に示したマクロセルAの配線容量データから、マクロセルAと外部との接続における配線容量データを削除する。つまり、図3において、"I₄-Y"のデータが削除されることとなる。

これにより、マクロセルAの配線容量データ10には、マクロセルAの内部の配線容量データだけが残ることになる。このように、マクロセルAの内部の配線容量データの抽出を、マクロセルAの外部の配線容量データの削除によって行うのは、マクロセル内部の配線容量データの量がマクロセルAの外部の配線容量データの量に比べて格段に多いからである。次に、図4に示すように、図2に示した回路全体の配線容量値ファイルと上記の処理で作成されたマクロセルAの内部の配線容量データとを照合し、回路全体の配線容量ファイルに存在するマクロセルAの内部の配線容量データを削除する。いうまでもなく、マクロセルA内部に存在するマクロセル(例えば図2においてI₀で示されたマクロセル)の配線容量データも削除されることになる。これにより、1プリミティブにするマクロセルの外部の配線容量データ、1プリミティブにしないマクロセルの配線容量データ、およびその他の標準ロジックの配線容量データが含まれた配線容量値ファイル(修正)13が作成される。その結果を図5に示す。以上により、特定のマクロセルを1プリミティブにする場合に、正確な配線容量値ファイルを迅速に自動作成することができる。

【0014】

【発明の効果】この発明は、以上説明したように構成されているので、以下に示すような効果を奏する。

【0015】1プリミティブにするマクロセルを選択し、その選択されたマクロセルの内部の配線容量データを回路全体の配線容量値ファイルから自動的に削除するようにしたので、シミュレーションが効率よく行え、また、複数のCADシステムで共通に利用できる配線容量値ファイルが作成できる。

【0016】また、選択されたマクロセルの配線容量データから、該マクロセルの外部の配線容量データを削除することによって抽出された該マクロセル内部の配線容量データを回路全体の配線容量値ファイルと照合して削除するようにしたので、正確かつ迅速に配線容量値ファイルを作成することができる。

【図面の簡単な説明】

【図1】 この発明の一実施例である配線容量値抽出装置を示す機能ブロック図である。

【図2】 回路全体の配線容量値ファイルの一例を示す図である。

【図3】 マクロセルごとの配線容量データを示す図である。

【図4】 配線容量値ファイルと特定のマクロセルの内部の配線容量データとの照合を示す図である。

【図5】 修正された配線容量値ファイルを示す図である。

【図6】 集積回路図の一例を示す図である。

【図7】 従来の配線容量値抽出装置を示す機能ブロック図である。

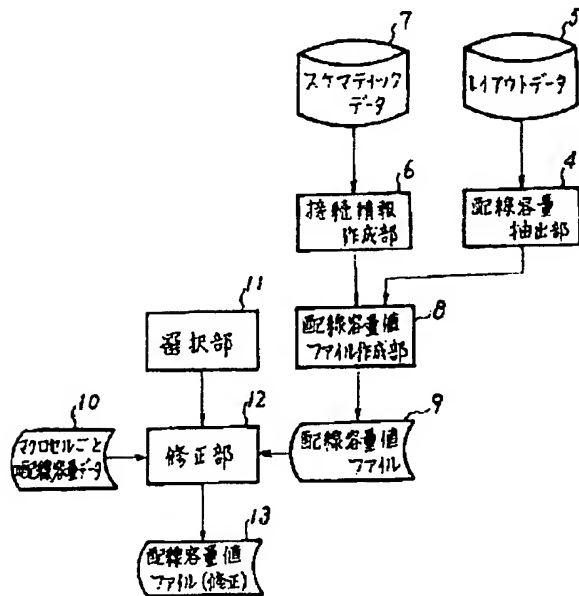
【符号の説明】

3 マクロセル、4 配線容量抽出部、5 レイアウトデータ、6 接続情報作成部、7 スケマティックデータ、

8 配線容量値ファイル、9 マクロセルごとの配線容量データ、10 選択部、11 修正部、12 配線容量値ファイル（修正）、13 配線容量値ファイル（抽出）。

【図1】

【図2】



0.7132	I1-I4-Y
0.0215	I1-I4-I0-Ix-Y
0.0100	I1-I4-Iz-Y
...	
0.5623	I3-I5-Y
0.0105	I3-I5-I6-.....
...	

【図3】

0.7132	I1-I4-Y
0.5623	I3-I5-Y
0.0105	I3-I5-I6-.....
...	

【図4】

【図5】

0.7132	I4-Y
0.0215	I4-I0-Ix-Y
0.0100	I4-Iz-Y
...	

回路全体の配線容量値ファイル		マクロセルAの内部配線容量データ	
0.7132	I1-I4-Y	0.0215	I4-I0-Ix-Y
0.0215	I1-I4-I0-Ix-Y	0.0100	I4-Iz-Y
0.0100	I1-I4-Iz-Y	...	
...			
0.5623	I3-I5-Y		
0.0105	I3-I5-I6-.....		
...			

【図6】

【図7】

